**I. Información general**

Grupo No. 01. Proyecto No.1. Fecha: 1/8/2018.

Nombre del Proyecto: Características eléctricas de las compuertas lógicas

Sesión No.3

Marque con una X la modalidad de la sesión:

Presencial ( )

En línea (x)

Otra: \_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_

Distribución de roles:

|  |  |
| --- | --- |
| **Rol** | **Nombre estudiante** |
| Coordinación | Luis Fernando Murillo Rios |
| Secretariado | Arturo Chinchilla Sánchez |
| Fiscal | Jorge Agüero Zamora |

**II. Minuta**

Objetivos de la sesión

1. Comenzar el documento entregable del Labortorio 1.
2. Coordinar la compra de componentes.

Se crea el documento en Latex utilizando la herramienta del sitio [www.overleaf.com](http://www.overleaf.com), en la cual se puede editar el documento en línea por todos los integrantes del grupo. Se describe el proyecto por medio de un abstract, y se hace la introducción.

|  |  |  |
| --- | --- | --- |
| **Acuerdos** | **Responsable** | **Fecha de entrega** |
| Investigar valor de resistencia para interfaz de TTL a CMOS | Jorge | 3/8/18 |
| Conseguir los componentes calculados para poder montar el circuito | Arturo | 3/8/18 |
| Investigar cómo regular las corrientes para la conexión CMOS a TTL | Luis Fernando | 3/8/18 |